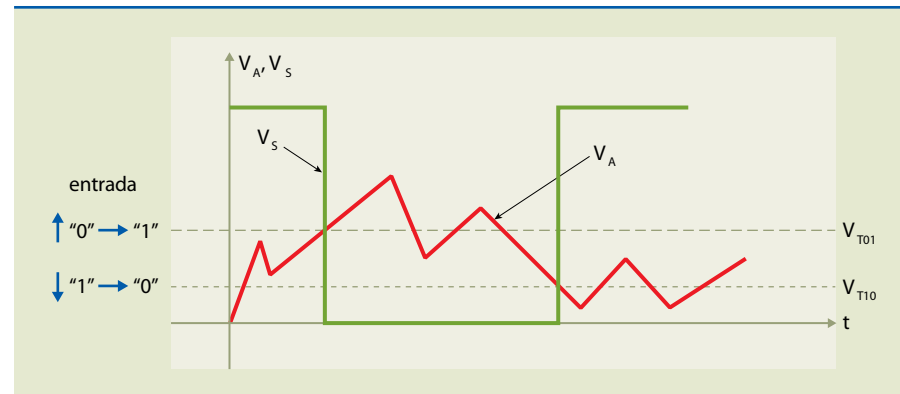


e outro para valores descendentes da tensão de entrada. O valor que resulta na transição de “0” para “1”, tensão de entrada ascendente, é maior que o valor que resulta na transição de “1” para “0”, tensão de entrada descendente. Assim, uma entrada de tensão ascendente com ruído dentro de certos valores V_A , V_S limites não apresentará mudança indesejável na saída, desde que o valor de ruído não faça a entrada diminuir para o valor de transição de comutação para tensão descendente (figura A.4).

Figura A.4

Porta inversora com entrada Schmitt trigger – tensão de entrada com ruído.



Se V_A for uma tensão senoidal, obtemos uma onda quadrada com a mesma frequência da senoidal.

A.2 Família CMOS (complementary metal-oxide-semiconductor)

Em geral, a série CMOS normal (série 4000) tem velocidade menor que a dos TTLs, e a série H-CMOS apresenta velocidade equivalente à da série TTL normal. A tensão de alimentação da série 4000 e 74C é de 3 V a 15 V e faixa de temperatura de -40 a $+85$ °C.

Para a série 4000B, temos:

- corrente máxima na entrada em nível “0” → $1 \mu\text{A}$
- corrente máxima na saída em nível “0” → $0,4 \text{ mA}$
- corrente máxima na entrada em nível “1” → $1 \mu\text{A}$
- corrente máxima de saída em nível “1” → $0,4 \text{ mA}$

Para os CMOS, temos, em geral:

- “0” lógico → entre 0 V e 30% de V_{DD}
- “1” lógico → entre 70% de V_{DD} e V_{DD}

As versões mais recentes dessa família possuem internamente diodos de proteção para evitar a ação destrutiva da eletricidade estática. A potência dissipada é muito baixa, caracterizando uma grande vantagem da família CMOS.

Apêndice B

Conversores

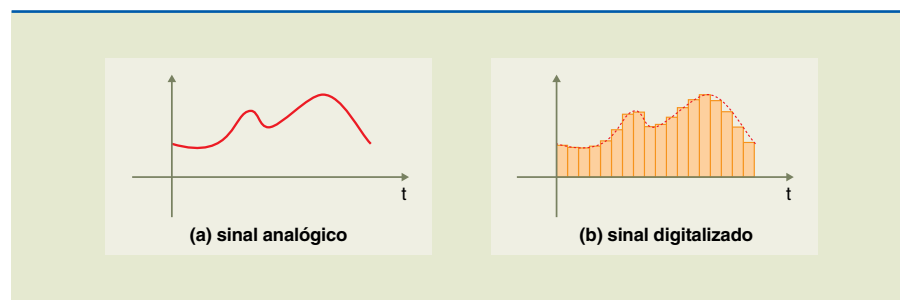
A/D e D/A



Os sinais que nos interessam são grandezas elétricas, em geral tensão em função do tempo. Os sinais podem ser analógicos ou digitais (figura B.1). Sinais analógicos são aqueles que variam continuamente com o tempo; portanto, entre dois valores distintos do sinal existem infinitos valores. Em um sinal digital, a variação do valor do sinal com o tempo não é contínua; entre dois valores distintos do sinal, o total de valores no intervalo é finito.

Figura B.1

(a) Sinal analógico e (b) sinal digitalizado.



Processar um sinal de modo totalmente analógico, dependendo do nível de qualidade exigido nesse processo, implica utilizar quantidade de componentes interligados de maneira complexa e muitas vezes apresenta resultado final insatisfatório.

Atualmente, devido à evolução da eletrônica, o processamento de um sinal é feito em sua forma digital. Assim, um sinal analógico é digitalizado e depois sofre a transformação necessária. A transformação desse sinal em sua forma analógica poderá ser feita ou não, dependendo do objetivo com que esse sinal foi modificado.

São exemplos de aplicação de processamento digital a compactação de uma informação analógica, a produção de eco em áudio (provocado pela defasagem do sinal e a soma do sinal defasado ao próprio sinal), a transmissão do sinal digitalizado em velocidade muito maior que a original e o uso de sensores com saída digital, minimizando as distorções da informação por ruídos.

A conversão de um sinal digital em analógico (D/A) e a de analógico em digital (A/D) é de fundamental importância no processamento de sinais, e é esse assunto que estudaremos neste apêndice.

B.1 Conversor digital-analógico

Quando necessitamos converter um sinal digital em analógico, usamos um circuito chamado conversor digital/analógico ou simplesmente D/A. Esse circuito recebe como entrada o sinal na forma digital codificado, em geral em binário comum ou no código BCD 8421, e o converte para um valor proporcional ao valor binário da entrada, (como mostra a figura B.2), em que k é a constante de proporcionalidade que está associada ao ganho do circuito conversor D/A. V_s é chamada de saída analógica do valor da entrada.

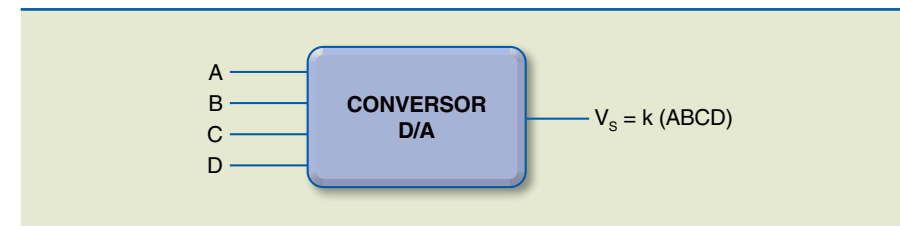


Figura B.2

Conversor digital/analógico.

No exemplo a seguir, consideramos $k = 0,4$.

A	B	C	D	$V_s = k (ABCD)$		A	B	C	D	$V_s = k (ABCD)$	
0	0	0	0	0V	(0,4 · 0)	0	1	0	1	2,0V	(0,4 · 5)
0	0	0	1	0,4V	(0,4 · 1)	0	1	1	0	2,4V	(0,4 · 6)
0	0	1	0	0,8V	(0,4 · 2)	0	1	1	1	2,8V	(0,4 · 7)
0	0	1	1	1,2V	(0,4 · 3)	1	0	0	0	3,2V	(0,4 · 8)
0	1	0	0	1,6V	(0,4 · 4)	1	0	0	1	3,6V	(0,4 · 9)

Nesse exemplo consideramos $k = 0,4$

Em um conversor D/A, a sequência de valores de saída resultante de uma sequência de valores digitais na entrada não é um sinal analógico, pois este não tem variação contínua com o tempo. Para obtermos uma saída analógica, devemos filtrar a saída, transformando-a em um sinal de variação contínua.

Quando há interesse em modificar um sinal analógico, muitas vezes é necessário convertê-lo para a forma digital, modificá-lo na forma digital e por fim convertê-lo para um sinal analógico. Esse processo é representado na figura B.3.

Consideremos um sinal analógico de frequência de 1 Hz. Um período desse sinal, portanto, é de 1 segundo. Se digitalizarmos esse sinal, o trem de bits que o representa poderá ser transmitido em muito menos tempo – por exemplo, em 1 ms. O sinal será transmitido com uma velocidade mil vezes maior que a transmissão em tempo real. Essa técnica é usada em telefonia digital, na TV digital e em muitas outras aplicações.

Em uma visão simplificada, podemos dizer que o conversor A/D prepara o sinal analógico por meio da conversão para digital a fim de que seja processado convenientemente e então entregue a um conversor D/A, possibilitando o retorno à forma analógica nas novas condições.



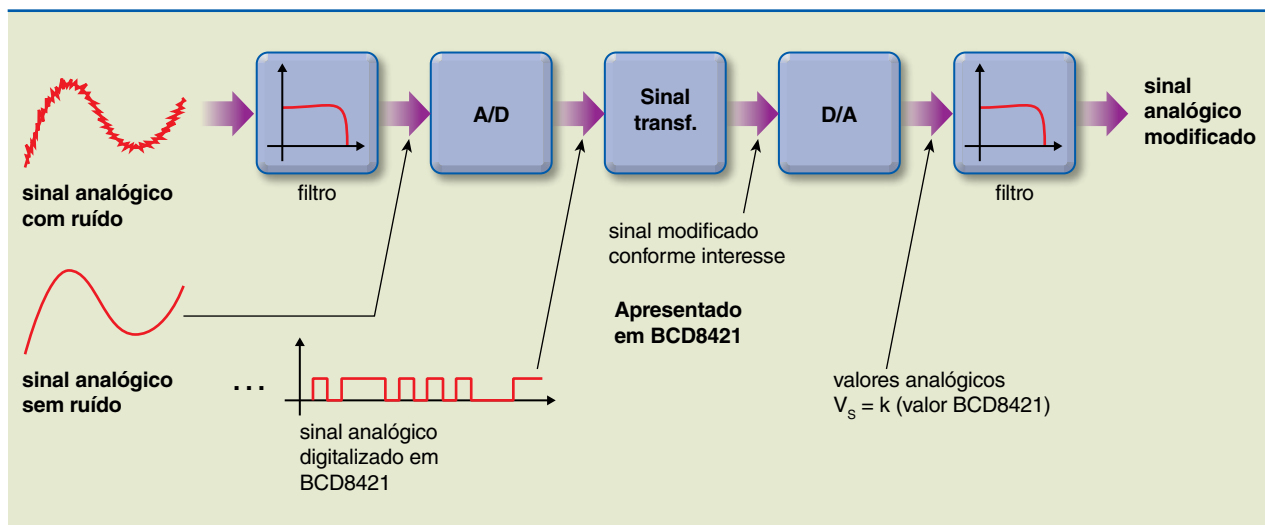


Figura B.3

Conversões em um sinal analógico com a finalidade de alterá-lo.

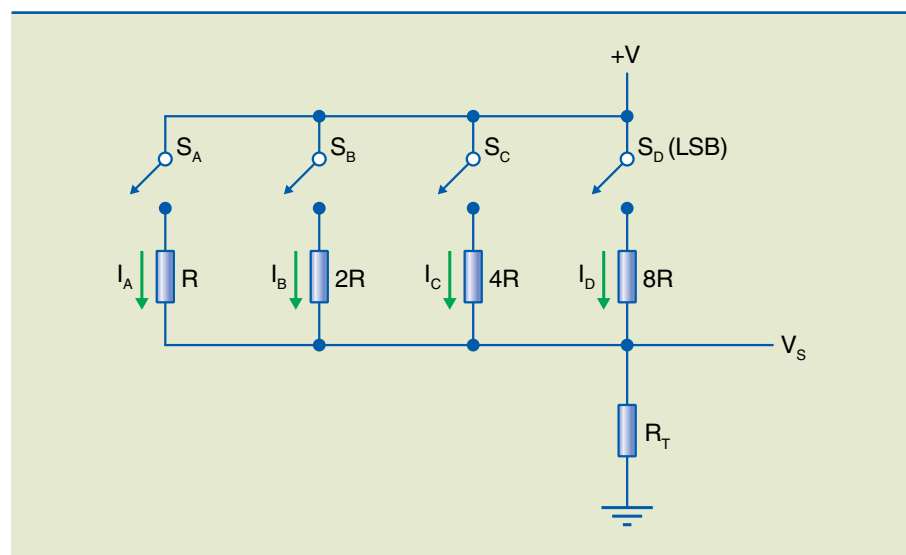
Processar o sinal digital, ou seja, a operação intermediária entre os conversores A/D e D/A, tornou-se de grande importância nos diversos ramos da eletrônica, e hoje existem componentes programáveis para essa finalidade, os DSPs (sigla em inglês de processadores digitais de sinais).

B.1.1 Conversor D/A com resistores de peso binário

Observe a figura B.4. As entradas digitais são definidas pelas chaves S_A até S_D . O valor "1" é o valor de V e o valor "0" é representado pela tensão 0 V.

Figura B.4

Conversor D/A com resistores de peso binário.



Usando a fórmula para cálculo do resistor equivalente de resistores em paralelo, temos:

$$\frac{1}{R_{eq}} = \frac{1}{R} + \frac{1}{2R} + \frac{1}{4R} + \frac{1}{8R} + \frac{1}{16R} + \dots$$

Note que a fração seguinte é a anterior dividida por dois. Utilizando matemática para cálculo de progressões geométricas, temos:

$$\frac{1}{R_{eq}} = \frac{2}{R}$$

Portanto, $R_{eq} = \frac{R}{2}$ para o número de resistores tendendo a infinito.

Dessa maneira, para uma quantidade finita de resistores em paralelo nas condições estabelecidas, temos sempre a seguinte expressão:

$$\frac{R}{2} < R_{eq} < R$$

A conclusão $R_{eq} > R/2$ permite dimensionar o resistor R_T de modo que ele não influa no circuito. Como o resistor R_T está em série com o resistor equivalente R_{eq} , o valor de R_T deve ser muito menor que o de R_{eq} . Em geral, em eletrônica, dez vezes menor é bem menor e cem vezes menor é muito menor. Em nosso caso, a condição mais forte, de cem vezes, é importante. Assim, devemos garantir o correto funcionamento do circuito da figura B.4, independentemente do número de resistores $R_T \ll R/2$.

Exemplo

Calcule V_s no circuito da figura B.4.

Solução:

$$V_s = I_{RT} \cdot R_T$$

Como $R_T \ll (R/2)$, R_T pode ser desconsiderado no cálculo da corrente de cada resistor, estando a chave correspondente fechada ou aberta (considerando fechada para cálculo).

$$I_{RT} = (I_A + I_B + I_C + I_D) = \left(\frac{V}{R} + \frac{V}{2R} + \frac{V}{4R} + \frac{V}{8R}\right) \therefore V_s = R_T$$

$$\left(\frac{V}{R} + \frac{V}{2R} + \frac{V}{4R} + \frac{V}{8R}\right)$$

$$V_s = \frac{R_T}{R} \left(V + \frac{V}{2} + \frac{V}{4} + \frac{V}{8} \right) \therefore V_s = \frac{R_T V}{R} (2^0 + 2^{-1} + 2^{-2} + 2^{-3})$$



A soma cujas parcelas são potências de 2 representa um número binário. Cada parcela existirá somente se a chave S_i correspondente ao resistor que dá origem a essa parcela estiver fechada. Da fórmula

$$V_s = \frac{R_T V}{R} (2^0 + 2^{-1} + 2^{-2} + 2^{-3}),$$

podemos afirmar que V_s é proporcional ao valor binário determinado pela posição de cada chave (aberta ou fechada).

A constante de proporcionalidade é: $\frac{R_T V}{R}$.

Assim, concluímos que o circuito da figura B.4 é um conversor D/A.

Consideremos os resistores e a tensão V no circuito da figura B.4 com os valores:

$$R = 200 \text{ k}\Omega; R_T = 1 \text{ k}\Omega \text{ e } V = 10 \text{ V}$$

Vamos antes comparar R_T com seu valor máximo, segundo o critério estabelecido.

$$R_T \ll \frac{R}{2} \therefore R_{T \text{ max}} = \left(\frac{1}{100}\right) \frac{R}{2} \therefore R_{T \text{ max}} = \frac{200\text{k}}{200} \therefore R_{T \text{ max}} = 1 \text{ k}\Omega$$

$R_T = 1 \text{ k}\Omega$ satisfaz a condição.

$$V_s = \frac{R_T V}{R} (2^0 + 2^{-1} + 2^{-2} + 2^{-3}) \quad \text{chave fechada } 0 \text{ V} \rightarrow 0$$

$$\text{chave aberta } 10 \text{ V} \rightarrow 1$$

S_A	S_B	S_C	S_D	decimal	V_s
0	0	0	0	0	0 mV
0	0	1	0	2	12,5 mV $\leftarrow V_s = \frac{(1\text{k})10}{200\text{k}}(0,25) = 12,5\text{mV}$
0	0	1	1	3	18,75 mV $\leftarrow V_s = \frac{(1\text{k})10}{200\text{k}}(0,375) = 18,75\text{mV}$
0	1	1	0	6	37,5 mV $\leftarrow V_s = \frac{(1\text{k})10}{200\text{k}}(0,75) = 37,5\text{mV}$
1	1	1	1	15	93,75 mV $\leftarrow V_s = \frac{(1\text{k})10}{200\text{k}}(1,875) = 93,75\text{mV}$

Ao verificarmos alguns valores, confirmamos que V_s é proporcional ao valor binário determinado pela chave, o que caracteriza o circuito como conversor D/A.

Vamos acrescentar à saída do circuito um amplificador de tensão e, com isso, ter mais liberdade de alterar a constante de proporcionalidade. Usaremos o 741C na configuração de amplificador de tensão inversor, conforme representado nas figuras B.5.

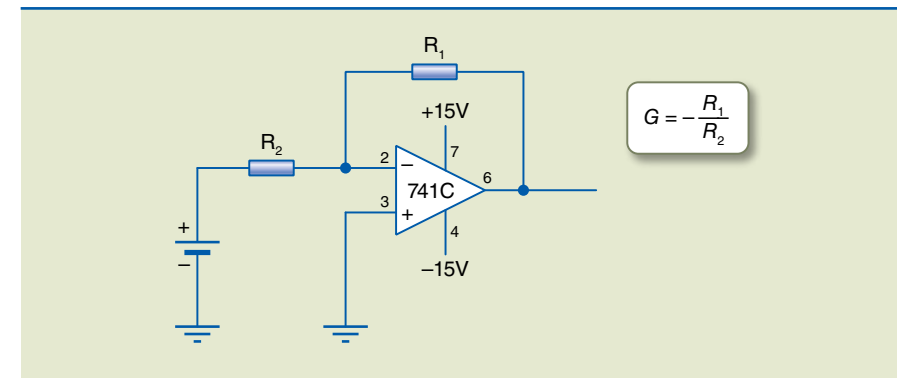


Figura B.5
Amplificador de tensão inversor.

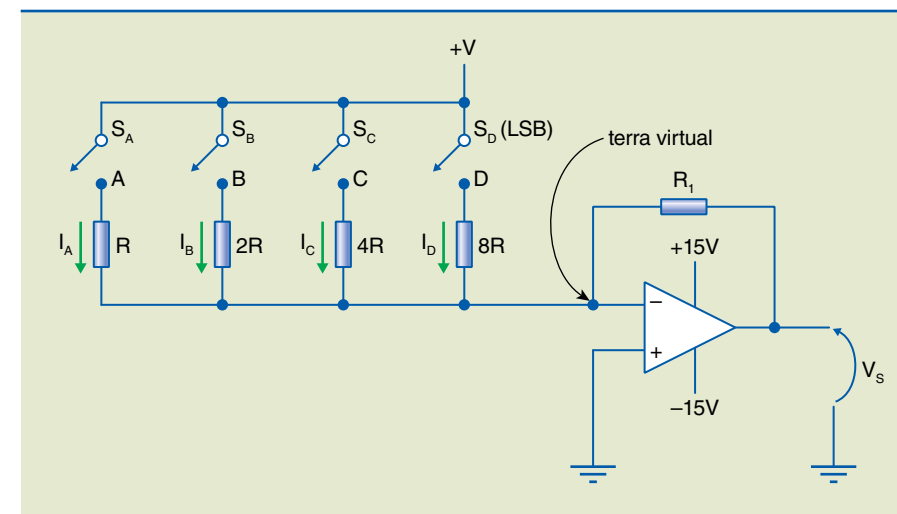


Figura B.6
Conversor D/A com amplificador de tensão inversor na saída.

No circuito da figura B.6

$$V_s = -\left(\frac{R_1 V}{R} + \frac{R_1 V}{2R} + \frac{R_1 V}{4R} + \frac{R_1 V}{8R}\right), \text{ caso todas as chaves estejam ligadas.}$$

Vamos manter os mesmos valores do circuito anterior, $R = 200 \text{ k}\Omega$ e $V = 10 \text{ V}$, e considerar $R_1 = 160 \text{ k}\Omega$, aplicando esses valores na seguinte expressão:

$$V_s = -\frac{R_1 V}{R} (2^0 + 2^{-1} + 2^{-2} + 2^{-3})$$

A fórmula é a mesma, mas o circuito da figura B.4 apresenta condição de valor máximo para R_T , limitando o valor da constante de proporcionalidade do



conversor. Para o circuito da figura B.6, o R_T na fórmula é substituído pelo resistor $R_1 = 160 \text{ k}\Omega$.

Os valores calculados para o circuito anterior, multiplicados por -160 , valem para esse circuito em estudo. Para o valor binário "1", que não foi calculado, pegamos o valor calculado para o binário "2", dividimos por 2 e multiplicamos por -160 , obtendo como resultado -1 V . Para o valor binário "15" pegamos o valor $93,75$ do circuito anterior e multiplicamos por -160 , obtendo -15 V . Como alimentamos o amplificador operacional 741C com fonte simétrica $\pm 15 \text{ V}$, o máximo resultado confiável na saída é -13 V , pois na prática o amplificador operacional vai saturar.

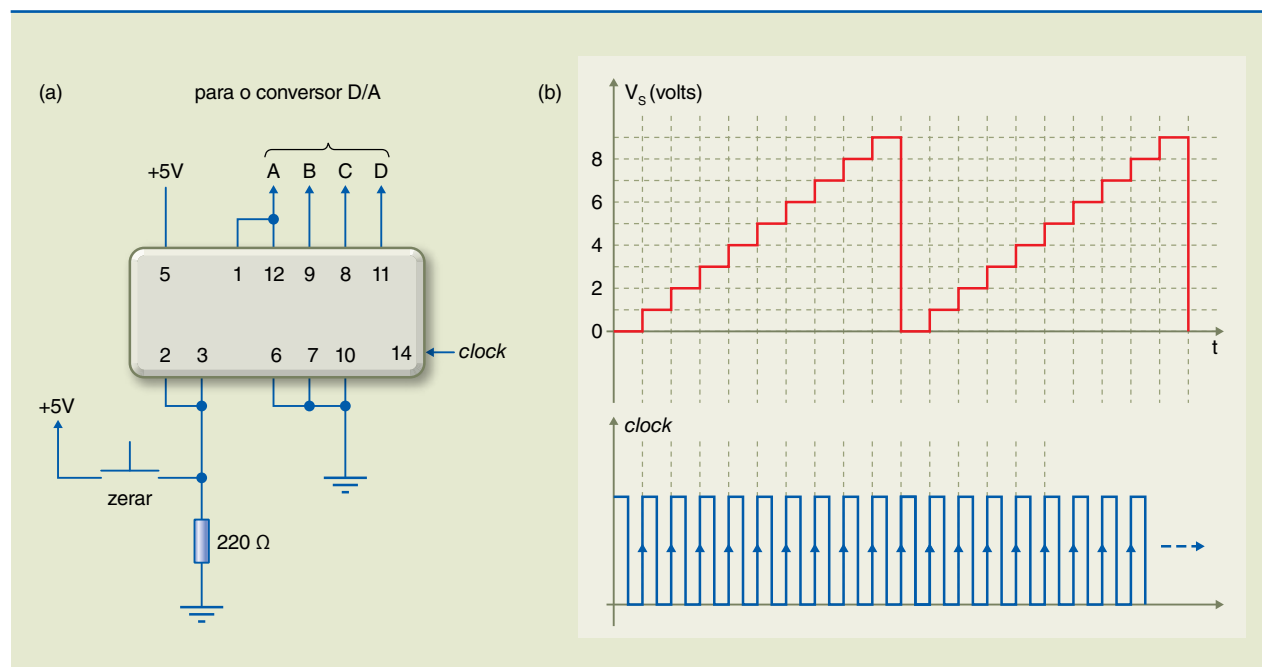
Podemos substituir as chaves mecânicas por um contador de década, obtendo na saída do 741C uma tensão em escada (*staircase*), que varie de 0 a -9 .

CI 7490 – contador de década (decade counter)

Observe o contador de década da figura B.7.

Figura B.7

- (a) Circuito que substitui as chaves no circuito da figura B.6 e
 - (b) tensão escada no circuito da figura B.6 com a substituição das chaves
- S_1 – o contador 7490 é sensível à borda positiva do clock.



Note, na figura B.7a, que as ligações no 7490 foram feitas de modo que ele conte até 9 e então zere, repetindo o ciclo indefinidamente. Na saída do conversor D/A, teremos a tensão escada de 0 a -9 V , como mostrado no gráfico da figura B.7b.

Nos conversores D/A com resistores de peso binário, como o que vimos até o momento (figura B.6), o resistor correspondente ao dígito MSB tem de suprir mais corrente que o correspondente ao LSB, e a relação entre essas correntes depende do número de dígitos de saída do conversor. Por exemplo, se tivermos um conversor de 10 bits, o terminal correspondente ao bit MSB deve fornecer 512

vezes mais corrente que o terminal correspondente ao bit LSB. De maneira geral, temos para um conversor de N bits:

$$I_{\text{LSB}} = \frac{V}{2^{N-1}R}, \quad I_{\text{MSB}} = \frac{V}{R} \quad \therefore \frac{I_{\text{MSB}}}{I_{\text{LSB}}} = 2^{N-1} \quad \therefore I_{\text{MSB}} = 2^{N-1}I_{\text{LSB}}$$

(ver circuito da figura B.4)

Essa situação, no conversor D/A com resistores de peso binário, dependendo do número de dígitos, pode inviabilizar o projeto. É bom lembrar que esse tipo de conversor tem a vantagem de usar somente um resistor por dígito.

B.1.2 Conversor D/A tipo escada R-2R

O circuito da figura B.8 utiliza dois resistores por bit, o dobro do circuito conversor D/A visto anteriormente. No entanto, ele apresenta a vantagem de cada terminal correspondente a um bit fornecer o mesmo valor de corrente, independentemente do número de dígitos do conversor.

A figura B.8 apresenta a rede de resistores usada no conversor D/A tipo escada R-2R.

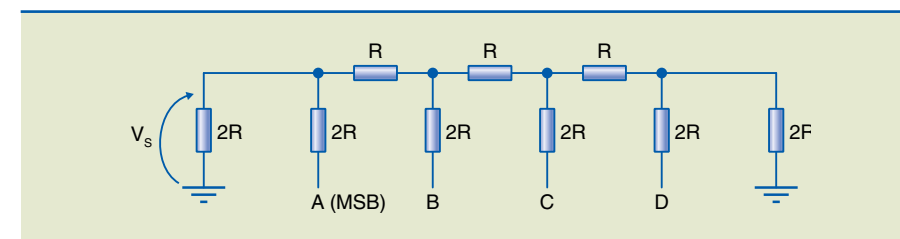


Figura B.8

Rede de resistores no conversor D/A tipo escada R-2R.

Na figura B.9, vamos considerar o binário de entrada 0010, ou seja, somente C = 1 (tem tensão +V).

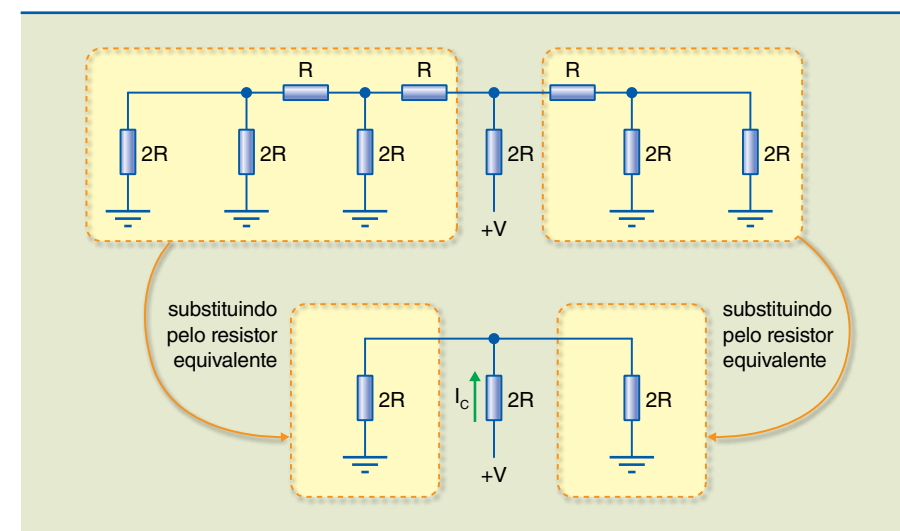
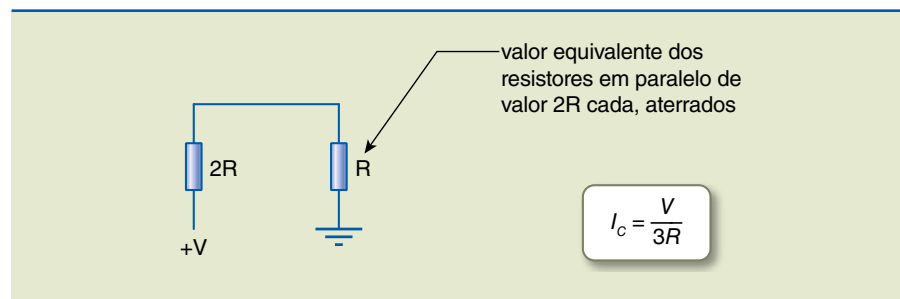


Figura B.9

Circuitos com resistores equivalentes.



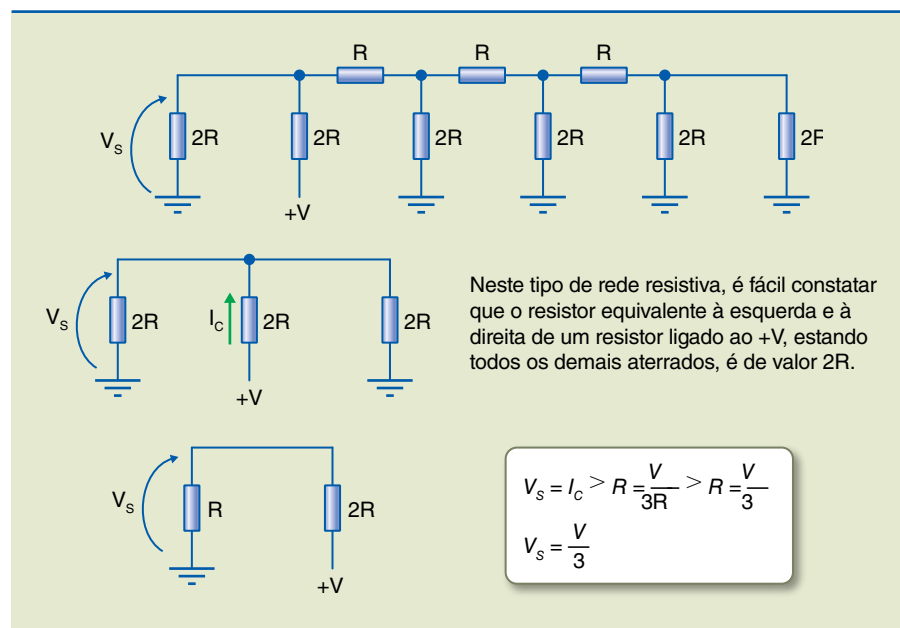


O valor encontrado para I_c equivale ao maior valor de corrente que um terminal correspondente a um bit fornece. Tal condição ocorre quando esse for o único bit com valor “1”. Quando um ou mais bits estiverem com valor “1”, a corrente fornecida pela terminal será igual para esses terminais e será menor que o valor encontrado para um único terminal ligado ao bit de valor “1”.

A condição necessária de fornecimento de corrente pelos terminais correspondentes a bits no conversor D/A tipo escada é bem mais vantajosa que a necessária no conversor D/A com resistores de peso binário, conforme concluímos da análise feita.

O bit MSB de entrada está posicionado ao lado da tensão de saída na rede resistiva. Na figura B.10, vamos verificar o valor analógico de saída do conversor para o binário $1000 = (8)_{10}$ voltando ao circuito da figura B.8.

Figura B.10
Três modelos de redes resistivas.



Esse valor corresponde à saída para $1000 = (8)_{10}$, portanto:

$$\frac{V}{3} = k \cdot 8 \quad \therefore \quad k = \frac{V}{24}$$

em que k é a constante de proporcionalidade do conversor.

Verificamos somente para o binário 1000, mas pode-se afirmar que

$$V_s = \left(\frac{V}{24}\right) \cdot (\text{valor binário de entrada}) \quad \text{para todo valor binário de entrada.}$$

Como podemos constatar, os valores das resistências não influem no valor de k , sendo a relação precisa entre elas (R e $2R$) o fator mais importante. Se $V = 24$ V, temos $k = 1$; nessa condição, o valor de saída V_s corresponde ao equivalente decimal do binário de entrada.

Vamos acrescentar um amplificador de tensão na saída da rede de resistores do conversor, conforme circuito da figura B.11.

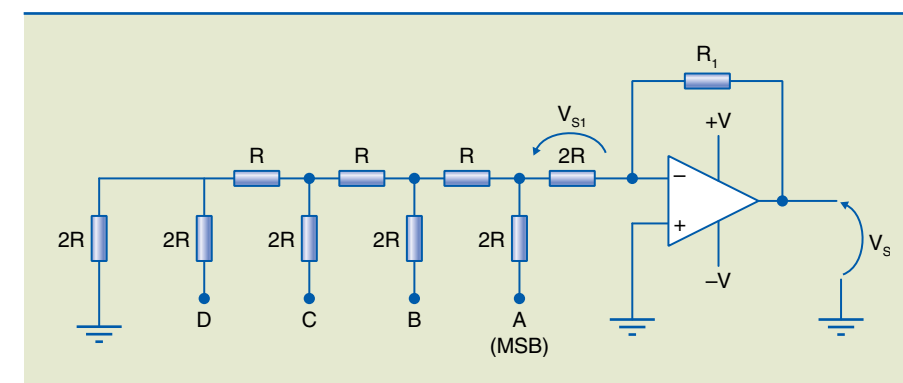


Figura B.11
Amplificador de tensão na saída da rede de resistores do conversor.

Analisando a figura B.11, podemos notar que a rede resistiva é exatamente a mesma, porém o resistor de $2R$ da direita está ligado ao terra virtual do amplificador operacional. Portanto, a tensão de saída da rede é a indicada em cima do $2R$ e o bit MSB é o mais próximo a esse resistor.

$$V_s = -V_{s1} \cdot \frac{R_1}{2R} = -\frac{V}{24} \cdot (\text{valor binário da entrada}) \cdot \frac{R_1}{2R} = -\frac{VR_1}{48R} \cdot (\text{valor binário da entrada})$$

$$V_s = -\frac{VR_1}{48R} \cdot (\text{valor binário da entrada})$$

em que V é a tensão aplicada aos resistores correspondentes aos bits de entrada.

Observe na equação anterior que por meio do resistor R_1 podemos ajustar o ganho do amplificador, definindo a constante de proporcionalidade do conversor.

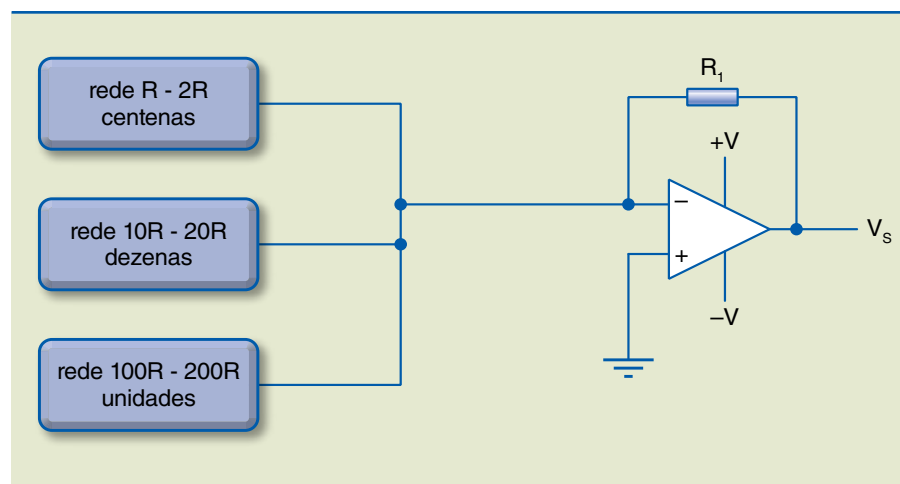
No caso de conversão de binários em código BCD 8421, a conversão da casa das unidades pode ser feita ajustando a constante de proporcionalidade de maneira que as saídas de 0 até -9 V correspondam aos binários de 0 até 9 em decimal. É importante ressaltar que o amplificador de tensão inversor soma os valores de



tensão ligados a sua entrada; assim, podemos construir as redes de resistores de modo a somar os valores da casa das unidades com os da casa das dezenas, centenas e assim por diante, desde que o ganho do amplificador corresponda à casa correta, tendo como referência a casa das unidades (figura B.12).

Figura B.12

Redes de resistores de modo a somar os valores da casa das unidades com os da casa das dezenas e centenas.



Para o bloco das unidades, o amplificador tem ganho

$$G = -\frac{R1}{200R}$$

pois, observando a rede de resistores, o resistor de 200R é aquele conectado ao terra virtual do amplificador operacional, fazendo parte do aumento de tensão deste.

O bloco das dezenas tem seu ganho multiplicado por 10 em relação ao das unidades, pois o resistor ligado ao terra virtual vale 20R, e o bloco das centenas tem seu ganho multiplicado por 100 em relação ao bloco das unidades.

B.2 Conversor analógico-digital

Converter analógico em digital consiste em passar o valor de uma tensão analógica para um valor digital equivalente. Esse processo é basicamente um problema de amostragem do sinal, ou seja, medir periodicamente o sinal que queremos digitalizar e apresentar os valores medidos na forma digital. A taxa com que se repetem as medidas é chamada de frequência de amostragem. É intuitivo que, quanto maior for a frequência de amostragem, mais precisa será a reprodução do sinal em sua forma digital.

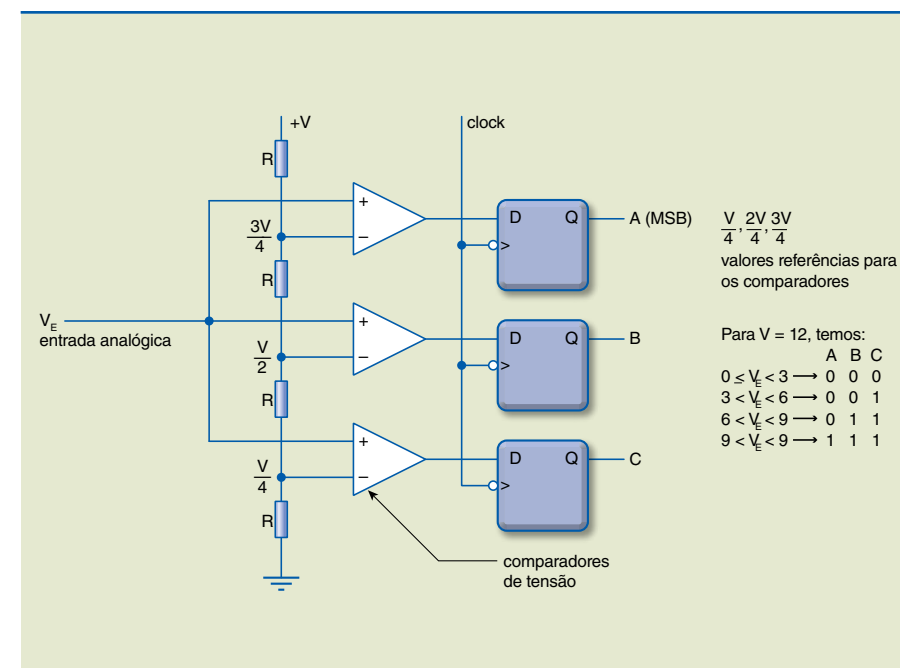
A frequência mínima de amostragem é, segundo o teorema de Nyquist, duas vezes maior que a frequência existente no sinal a ser digitalizado. Para melhor digitalização do sinal, devemos amostrá-lo em uma frequência de amostragem dez vezes maior que a citada no teorema de Nyquist.

B.2.1 Conversão A/D – usando comparadores

Nessa conversão, usamos uma série de comparadores, sendo uma das entradas para todos os comparadores o valor analógico que queremos digitalizar (figura B.13).

Figura B.13

Série de comparadores.



Com o aumento do número de bits, aumenta na mesma proporção o número de comparadores, o que pode tornar o processo de conversão inconveniente para uma quantidade de bits maior que quatro. Esse tipo de conversor é bastante rápido.

B.2.2 Conversor A/D – usando contador e conversor D/A

Observe a figura B.14.

O contador de décadas e o conversor analógico geram uma tensão escada (ver figura B.7b) que é a entrada referência para o comparador. O comparador permanece com a saída “1” enquanto a tensão escada não atinge o valor da entrada analógica.

Nessa condição, a saída do comparador permite a passagem do *clock* para o contador, através da porta E, resultando em avanço na tensão escada. Quando o valor da tensão escada atinge o valor analógico de entrada, o comparador vai para “0” e a saída do contador permanece no valor digital correspondente ao valor analógico de entrada, pois o *clock* fica bloqueado na porta E com o “0” do comparador.

Ao ir para “0”, a saída do comparador dispara o *clock* dos *flip-flops*, transferindo o valor digital do contador para a saída. A partir desse instante, o sistema não progride, pois não há alteração na saída do comparador para que os *clocks* sejam acionados. A reinicialização do processo é feita zerando o contador.



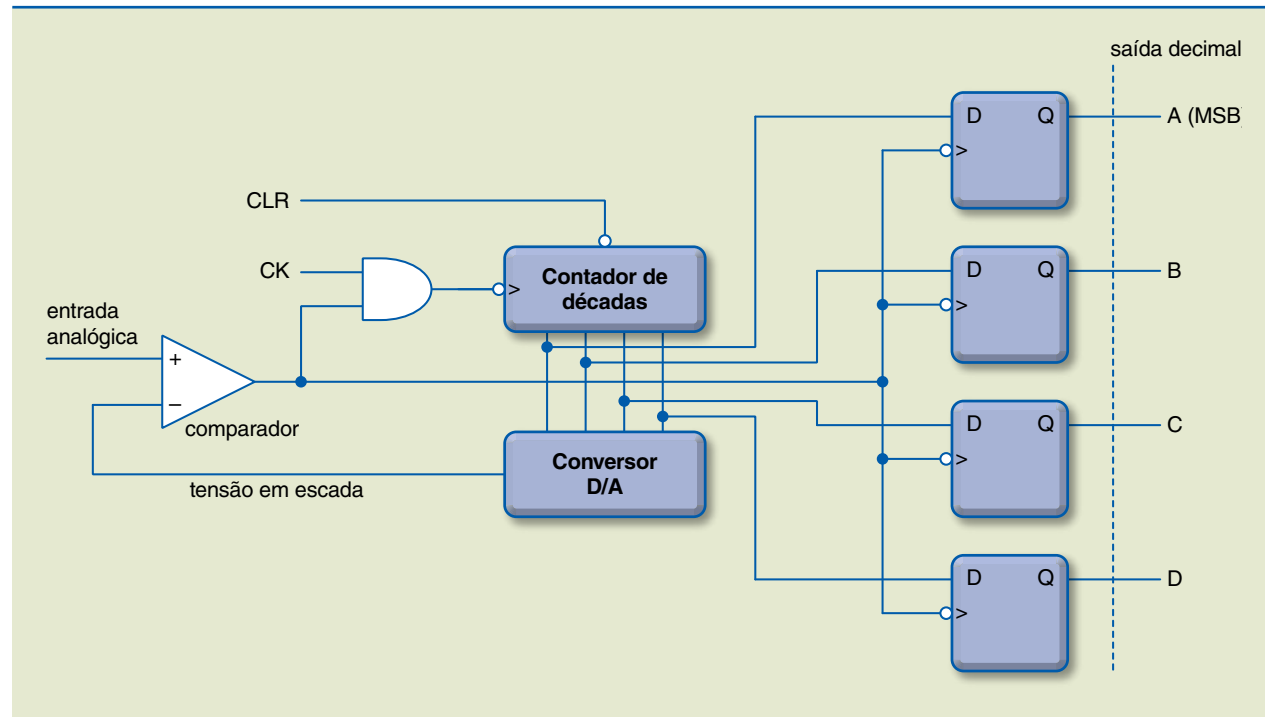


Figura B.14

Conversor A/D – usando contador e conversor D/A.

Podemos transformar o circuito da figura B.14 em um simples voltímetro digital adicionando um decodificador, um *display* e um *clock* conveniente para zerar o contador de década automaticamente. A frequência de *clock* do contador determinará o tempo de atualização do valor da tensão mostrada no *display*.

Apêndice C

MPLAB

